

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

## KOREAN PATENT ABSTRACTS

(11)Publication number: 100264888 B1  
(43)Date of publication of application: 07.06.2000

(21)Application number: 1019970068092  
(22)Date of filing: 12.12.1997

(71)Applicant: LG.PHILIPS LCD CO., LTD.  
(72)Inventor: SEO, HYEON SIK

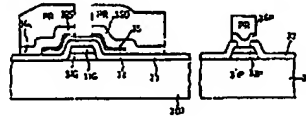
(51)Int. Cl. G02F 1 /136

## (54) METHOD FOR MANUFACTURING LIQUID CRYSTAL DISPLAY

## (57) Abstract:

PURPOSE: A method for manufacturing a liquid crystal display is to prevent an aluminum layer from being exposed and damaged by a plasma by forming a blocking film on the aluminum layer.

CONSTITUTION: An AlTa layer and an Al layer are deposited on an insulating substrate(300), and are sequentially etched to form a gate electrode (31G,32G), a scan line, and a scan line pad (31P,32P). The first insulating film(33), an amorphous silicon film, and a high concentration n-type amorphous silicon film are deposited on the entire surface of the substrate. The n-type amorphous silicon film is etched to form an Ohmic layer(35) of a pixel, and the amorphous silicon film is etched using the Ohmic layer as a mask to form an active layer (34). The first insulating film covering the scan line pad is etched to form a contact hole for exposing a portion of the Al layer. After a conductive layer is deposited on the entire surface of the substrate, the conductive layer is etched to form an assisted pad(36P).



COPYRIGHT 2001 KIPO

## Legal Status

Date of request for an examination (19971212)  
Notification date of refusal decision (00000000)  
Final disposal of an application (registration)  
Date of final disposal of an application (20000524)  
Patent registration number (1002648880000)  
Date of registration (20000607)  
Number of opposition against the grant of a patent ( )  
Date of opposition against the grant of a patent (00000000)  
Number of trial against decision to refuse ( )

**BEST AVAILABLE COPY**

Date of requesting trial against decis on to refuse ( )

**BEST AVAILABLE COPY**

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
G06F 1/16

(11) 공개번호 특1999-0049196  
(43) 공개일자 1999년07월05일

(21) 출원번호 10-1997-0068052  
(22) 출원일자 1997년12월12일  
(71) 출원인 엘지전자 주식회사 구자홍  
서울특별시 영등포구 여의도동 20번지  
(72) 발명자 서현식  
경기도 군포시 산본동 1035-5  
(74) 대리인 양순석

심사청구 : 있음

(54) 액정표시장치 제조방법

요약

본 발명은 액정표시장치 제조방법에 관한 것으로, 특히, 스태거형(stagger type)의 박막트랜지스터를 구비하는 액정표시장치에 있어서, 오믹콘택층을 분리하기 위한 건식식각용 플라즈마에 의하여 금속패턴의 손상을 방지하기 위하여, 절연기판에 주사선, 게이트전극, 패드를 형성하는 공정과, 주사선, 게이트전극과 패드를 덮는 제 1 절연막을 형성하는 공정과, 제 1 절연막 상에 게이트전극에 중첩하는 활성층/오믹콘택층을 형성하는 공정과, 제 1 절연막을 패턴식각하여 패드의 일부를 노출시키는 공정과, 노출된 패드를 포함하는 기판의 전면을 덮는 도전층을 형성하는 공정과, 도전층 상에 소정의 형상을 가지는 감광막패턴을 형성하는 공정과, 감광막패턴을 마스크로 도전층을 식각하여 오믹콘택층에 연결되는 산소전 및 소오스전극, 소오스전극에 분리되는 드레인전극, 패드를 덮는 보조 패드를 형성하는 공정과, 상기 감광막패턴을 마스크로 오믹콘택층의 노출된 부분을 식각하는 공정과, 감광막패턴을 제거하는 공정과, 감광막패턴이 제거되어 노출된 기판의 전면을 덮는 제 2 절연막을 형성한 후, 제 2 절연막을 패턴식각하여 드레인전극의 일부를 노출시키는 공정과, 드레인전극에 연결되는 화소전극과 보조 패드를 덮는 연결배선을 형성하는 공정을 포함하여, 플라즈마에 노출됨으로써 야기되는 패드의 손상을 방지할 수 있다.

도표도

도 1a

도 1b

도 1c의 개략도 설명

도 1은 일반적인 액정표시장치의 평면도.  
도 2는 종래의 기술에 의한 액정표시장치의 제조공정도.  
도 3은 본 발명에 따른 액정표시장치의 제조공정도

도 1의 상세도 설명

본 발명의 목적

본 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정표시장치 제조방법에 관한 것으로, 특히, 스태거형(stagger type)의 박막트랜지스터를 구비하는 액정표시장치에 있어서, 오믹콘택층을 분리하기 위한 건식식각용 플라즈마에 의하여 금속패턴의 손상을 방지할 수 있도록 하기 위한 액정표시장치 제조방법에 관한 것이다.

건식식각(dry etch)은 진공과 가스, RF power의 세가지 조건하에서 형성되는 가스 플라즈마(plasma)로부터 만들어진 전자나 라디칼(radical)과 같은 반응성 물질과 기판에 증착된 물질이 반응하여 휘발성 물질로 변하는 현상을 이용하는 식각기술이다. 건식식각은 습식식각에 비하여 반응속도가 빠르고 미세 형상을 식각할 수 있다. 진공 조건을 요구하기 때문에 진공챔버에서 작업이 진행된다.

도 1은 일반적인 액정표시장치의 평면도로, 하나의 화소와 하나의 게이트 패드부를 도시한 것이다. 주사선(12a)과 신호선(11L)이 교차하는 교차부에는 박막트랜지스터가 형성되어 있다. 박막트랜지스터는 신호선(11L)에서 노출된 소오스전극(11S)과, 주사선(12a)에서 노출된 게이트전극(12G)과, 소오스전극(11S)에 격리되어 위치한 드레인전극(11D)과, 이들 전극에 중첩된 활성층(13)을 구비하고 있다. 그리고

드레인전극(110)에는 화소전극(15)이 연결되어 있다.

주사선(12)의 일단에는 외부의 구동회로(도시하지 않음)의 구동신호를 주사선(12)에 전달하는 주사선 패드부가 연결되어 있다. 주사선 패드부는 주사선(12)에 일단에 연결되는 주사선 패드(12P)와, 주사선 패드(12P)와 외부의 구동회로를 연결하는 연결배선(15P)을 구비하고 있다. 도면에서는 주사선 패드부와 도시하였지만, 신호선의 일단에도 주사선 패드부와 같은 방법으로 신호선 패드부를 형성할 수 있다. '다섯 명' 도면 부호 11P는 주사선 패드(2P)를 덮고 있는 보조 패드(11P)를 나타낸다.

도 2a부터 도 2e는 종래의 기술에 관한 액정표시장치의 제조공정 단면도로, 도 138시의 1-1' 절단선과 11-11' 절단선을 따라 각각 나타낸 것이다. 스카거형 박막트랜지스터를 구비하고 있으며, 저저항 배선과 열택 범지를 위하여 주사선 및 게이트전극을  $\text{AlTiAl}$ 의 이중층으로 형성한 액정표시장치를 예들 들어 설명한다.

도 2a를 참조하면, 절연기판(200)에 스퍼터링 등의 기술에 의하여  $\text{AlTiAl}$ 층과  $\text{Si}$ 층을 연속적으로 증착한다. 이어서,  $\text{Si}$ 층과  $\text{AlTiAl}$ 층을 연속적으로 식각하여 게이트전극(210)(220)과, 주사선(도시하지 않음)과, 주사선 패드(21P)(22P)를 형성한다. 게이트전극과 주사선과 주사선 패드는  $\text{Si}$ 층/ $\text{AlTiAl}$ 층의 이중층의 구조를 가진다.

도 2b를 참조하면, 노출된 기판 전면에  $\text{PCVD}$  등의 기술에 의하여 제 1 절연막(23)을, 비정질 실리콘 박막과 고농도 n형 불순물-비정질 실리콘 박막(고농도 n형 불순물로 도핑된 비정질 실리콘 박막)을 연속적으로 증착한다. 이어서, 도핑된 n형 불순물-비정질 실리콘 박막을 패터닝하여 화소부의 오믹콘택층(25)을 형성하고, 이 오믹콘택층(25)을 마스크로 그 하단에 있는 비정질 실리콘 박막을 식각하여, 광저항층(24)을 형성한다. 이 때, 도핑된 n형 불순물-비정질 실리콘 박막과 비정질 실리콘 박막의 식각은  $\text{SF}_6/\text{HCl}$  등과 같은 혼합가스 혹은,  $\text{CF}_4$ ,  $\text{O}_2$ ,  $\text{H}_2$ ,  $\text{HC}$  등에서 그 일부를 혼합하여 마련된 혼합가스에 의하여 건식식각 방법으로 진행할 수 있다.

도 2c를 참조하면, 패드부의 주사선 패드(21P)(22P)를 덮고 있는 제 1 절연막(23)을 패터닝하여 주사선 패드의 시용(22P)의 일부를 노출시키는 콘택홀을 형성한다. 이 때, 제 1 절연막(23)의 식각은  $\text{SF}_6/\text{O}_2/\text{H}_2$  혹은,  $\text{CF}_4/\text{O}_2$  등과 같은 식각가스에 의하여 건식식각 방법으로 진행할 수 있다.

도 2d를 참조하면, 기판의 노출된 전면에  $\text{Cr}$ 층 혹은,  $\text{Mo}$ 층과 같은 도전층을 증착한 후, 도전층을 패터닝하여 신호선(26), 소오스전극(26S), 드레인전극(26D)을 형성하고, 노출된 주사선 패드의 시용(22P)을 덮는 보조 패드(26P)를 형성한다.

도 2e를 참조하면, 소오스전극(26S)과 드레인전극(26D)을 마스크로 그 하단에 있는 오믹콘택층(25)의 노출된 부분을 건식식각에 의하여 제거하여 오믹콘택층(25)을 분리한다. 오믹콘택층(25)은 도핑된 n형 불순물-비정질 실리콘으로 형성된 것이므로, 오믹콘택층(25)에 진행되는 식각작업은  $\text{SF}_6/\text{HCl}$  등과 같은 식각가스가 사용된다.

도 2f를 참조하면, 기판의 노출된 전면에 제 2 절연막(27)을 증착하고, 제 2 절연막(27)을 패터닝하여 드레인전극(26D)과 보조 패드(26P)의 일부를 노출시키는 콘택홀을 각각 형성한다. 이어서, 노출된 기판의 전면에 투명도전층을 증착하고, 투명도전층을 패터닝하여 드레인전극(26D)에 연결되는 화소전극(28)과 보조 패드(26P)에 연결되는 연결배선(28P)을 형성한다.

종래의 기술에서는 오믹콘택층을 분리하기 위한 식각작업(도 2e 참조)이  $\text{SF}_6/\text{HCl}$  등의 혼합가스를 사용하는 건식식각 방법에 의하여 진행된다. 즉,  $\text{SF}_6/\text{O}_2/\text{H}_2$  등이 형성하는 플라스마가 기판의 노출된 전면을 통하여 가속되어 충돌하고, 오믹콘택층의 노출된 부분이 플라스마와 활발하게 반응하여 휘발성 물질로 변화됨으로써 제거되는 과정에서 식각작업이 진행된다. 그런데 이 과정에서 주사선 패드의 시용에서 힐락(hill lock)이 발생하였다. 즉, 보조 패드에 덮인 주사선 패드의  $\text{Si}$ 층이 건식식각에 사용되는 플라스마에 노출되어 손상을 입는 것이다. 반면에, 화소부의 게이트전극과 주사선에는, 알미늄-필막이 발생하지 않았다. 이는 도면을 보면 알 수 있는데, 제 1 절연막이 게이트전극과 주사선을 건식식각용 플라스마로부터 보호하고 있기 때문이다. 따라서 이 과정에서 야기되는 알미늄층의 필막은 기판의 열작용에 의하여 발생하는 것이 아니라 플라스마가 주는 데이지(damage)에 의하여 국부적으로 일어나는 현상임을 알 수 있다. 이러한 주사선 패드의 알미늄층에서 상성되는 필막은 연결배선을 형성하기 위한 투명도전층을 500~1000 Å 정도 두께로 증착하여도 투명도전층이 필막을 완전히 덮지 못함으로써, 투명도전층을 패터닝하고 스트립(strip) 공정을 하는 동안에 주사선 패드가 단선되는 현상이 발생한다.

#### 본 발명이 이루고자 하는 기술적 과제

본 발명은 알미늄층의 상부에 플라스마를 플로킹하는 플로킹막을 형성함으로써, 알미늄층이 플라스마에 노출되어 손상을 입는 것을 방지하는 액정표시장치의 제조방법을 제공하려 하는 것이다.

본 발명은 오믹콘택층을 분리하기 위하여 사용되는 건식식각용 플라스마에 패드의  $\text{Si}$ 층이 노출되어 손상을 입는 것을 방지하기 위하여, 이전의 공정중에 사용한 감광막 패터를 제거하지 않고, 플로킹막으로 사용하는 액정표시장치의 제조방법을 제공한다.

본 발명은 절연기판에 주사선, 게이트전극, 패드를 형성하는 공정과, 상기 주사선, 게이트전극과 패드를 덮는 제 1 절연막을 형성하는 공정과, 상기 제 1 절연막 상에 상기 게이트전극에 중첩하는 광저항/오믹콘택층을 형성하는 공정과, 상기 제 1 절연막을 패터닝하여 상기 패드의 일부를 노출시키는 공정과, 상기 노출된 패드를 포함하는 기판의 전면에 도전층을 형성하는 공정과, 상기 도전층 상에 소정의 형상을 가지는 감광막패터를 형성하는 공정과, 상기 감광막패터를 마스크로 상기 도전층을 식각하여 상기 오믹콘택층에 연결되는 신호선 및 소오스전극, 상기 소오스전극에 분리되고, 상기 오믹콘택층에 연결되는 드레인전극, 상기 패드를 덮는 보조 패드를 형성하는 공정과, 상기 감광막패터를 마스크로 상기 오믹콘택층의 노출된 부분을 식각하는 공정과, 상기 감광막패터를 제거하는 공정과, 상기 감광막패터가 제거되어 노출

된 기판의 전면층을 덮는 제 2 절연막을 형성한 후, 상기 제 2 절연막을 패터닝하여 상기 드러인전극의 일부를 노출시키는 공정과, 상기 드러인전극에 연결되는 화소전극과 상기 보조 패드를 덮는 연결배선을 형성하는 공정을 포함하는 액정표시장치의 제조방법을 제공한다.

#### 본 발명의 구성 및 작용

도 9a부터 도 3f는 본 발명에 의한 액정표시장치의 제조공정 단면도로, 도 1에서의 1-1 절단선과 11-11 절단선을 따라 각각 나타낸 것이다. 소터거형 박막트랜지스터를 구비하고 있으며, 저저항 배선과 열박방 지를 위하여 주사선 및 게이트전극을  $\text{AlTaSi}$ 의 이중층으로 형성한 액정표시장치를 예를 들어, 본 발명의 실시예를 설명한다.

도 9a를 참조하면, 절연기판(300)에 스퍼터링 등의 기술에 의하여  $\text{AlTaSi}$ 층과  $\text{Si}$ 층을 연속적으로 증착한다. 이어서, 사진식각에 의하여  $\text{Si}$ 층과  $\text{AlTaSi}$ 층을 연속적으로 식각하여 게이트전극(31a)(32a)과, 주사선(도시하지 않음)과, 주사선 패드(31P)(32P)를 형성한다. 게이트전극과 주사선과 주사선 패드는  $\text{AlTaSi}$ 층/ $\text{Si}$ 층의 이중층의 구조를 가진다.

도 9b를 참조하면, 노출된 기판 전면에  $\text{PbVO}$  등의 기술에 의하여 제 1 절연막(33), 비정질 실리콘 박막과 고농도 n형 불순물 비정질 실리콘 박막(고농도 n형 불순물로 도핑된 비정질 실리콘 박막)을 연속적으로 증착한다. 이 때, 제 1 절연막(33)을 산화실리콘 혹은 질화실리콘과 같은 절연물질을 증착하여 형성할 수 있다. 이어서, 도핑된 n형 불순물 비정질 실리콘 박막을 패터닝하여 화소부의 오믹콘택층(35)을 형성하고, 이 오믹콘택층(35)을 마스크로 그 하단에 있는 비정질 실리콘 박막을 식각하여 활성층(34)을 형성한다. 도 1에 보인 바와 같이, 게이트전극에 중첩되는 활성층/오믹콘택층을 형성한다. 도핑된 n형 불순물 비정질 실리콘 박막과 비정질 실리콘 박막의 식각작업은  $\text{SF}_6$ ,  $\text{O}_2$ ,  $\text{HCl}$  등과 같은 가스를 사용하여 건식식각 방법으로 진행된다.

도 3c를 참조하면, 주사선 패드(31P)(32P)를 덮고 있는 제 1 절연막(33)을 패터닝하여 주사선 패드의  $\text{Si}$ 층(32P)의 일부를 노출시키는 콘택홀을 형성한다. 이 때, 제 1 절연막(33)의 식각은  $\text{SF}_6$ ,  $\text{O}_2$ ,  $\text{HCl}$  혹은,  $\text{CF}_4$ ,  $\text{O}_2$  등과 같은 식각가스에 의하여 건식식각방법으로 진행된다.

도 3d를 참조하면, 기판의 노출된 전면에 스퍼터링에 의하여 Cr층 혹은 Mo층과 같은 도전층(36a)을 증착한 후, 도전층(36a)을 패터닝하여 신호전(36L), 소오스전극(36S), 드러인전극(36D)과 주사선 패드의  $\text{Si}$ 층(32P)을 덮는 보조 패드(36P)를 형성한다. 이 때, 소오스전극(36S)은, 도전층(36a)의 패터닝작업은 드러인전극(36D) 상에 감광막을 도포하고, 감광막을 선택적으로 노광하고 현상하여 감광막패턴(PR)을 형성한 후, 이 감광막패턴(PR)을 마스크로 그 하단의 도전층(36a)을 식각하는 통상의 사진식각공정으로 진행된다.

도 3e를 참조하면, 감광막패턴(PR)을 제거하지 않은 상태에서, 소오스전극(36S)과 드러인전극(36D)을 마스크로 그 하단에 있는 오믹콘택층(35)의 노출된 부분을 제거하여 오믹콘택층(35)을 분리한다. 이 때, 오믹콘택층(35)의 분리는 건식식각방법에 의하여 진행된다. 오믹콘택층(35)은 도핑된 n형 불순물 비정질 실리콘으로 형성된 것이므로, 이 작업에는  $\text{SF}_6$ ,  $\text{O}_2$ ,  $\text{HCl}$  등과 같은 혼합가스 혹은,  $\text{CF}_4$ ,  $\text{O}_2$ ,  $\text{He}$ ,  $\text{HCl}$  등에서 그 일부를 혼합하여 마련된 혼합가스를 사용한다. 따라서  $\text{SF}_6$ ,  $\text{O}_2$ ,  $\text{HCl}$ ,  $\text{CF}_4$ ,  $\text{O}_2$  혹은,  $\text{He}$  등의 가스가 플라즈마 상태에서 오믹콘택층의 노출된 부분과 반응하여 휘발성 물질로 변화됨으로써, 오믹콘택층의 노출된 부분을 제거한다. 이 과정에서 기판의 다른 부분도 플라즈마 분위기에 접촉하게 된다. 그런데 노출된 면이 감광막패턴(PR)과 제 1 절연막(33)이므로, 이들이 플라즈마를 불로킹하는 불로킹막으로 작용하게 되어 그 하부에 있는 기판의 소자층이 플라즈마에 노출되어 손상을 받을 수 있다. 따라서, 본 발명에서는 오믹콘택층의 분리하기 위한 식각공정시, 플라즈마에 의하여 주사선 패드가 손상을 받을 수 있다.

도 3f를 참조하면, 기판의 노출된 전면에 제 2 절연막(37)을 증착하고, 제 2 절연막(37)을 패터닝하여 드러인전극(36D)과 보조 패드(36P)의 일부를 노출시키는 콘택홀을 각각 형성한다. 이어서, 기판의 노출된 전면에 투명도전층을 증착하고 투명도전층을 패터닝하여 드러인전극(36D)에 연결되는 화소전극(38)과 보조 패드(36P)에 연결되는 연결배선(38P)을 형성한다.

상술된 본 발명에서는 게이트전극 혹은, 주사선 패드가  $\text{AlTaSi}$ 의 이중층의 구조로 된 경우를 실시예로 하여 설명하였지만, 플라즈마 분위기에 패드가 노출됨으로써 패드가 손상되는 환경에서는 패드의 구조에는 관계없이 본 발명은 적용할 수 있다. 또한, 본 발명은 소정의 불활성층이 소정의 공정분위기에 노출됨으로 인하여 야기되는 손상을 방지하기 위하여 상기 공정 분위기로부터 상기 불활성층을 불로킹하는 조건을 요구하는 환경에 적용할 수 있다.

#### 본 발명의 효과

본 발명은 플라즈마에 노출됨으로써 야기되는 패드의 손상을 방지할 수 있다. 특히, 저저항 배선을 형성하기 위하여 알루미늄을 사용하는 소터거형 박막트랜지스터를 구비하는 액정표시장치에 적용할 경우에는 알루미늄이 플라즈마에 노출됨으로써 발생하는 패드에서의 열박방을 방지할 수 있고, 이로 인한 패드의 단락을 방지할 수 있다.

#### (57) 청구의 범위

##### 형구항 1

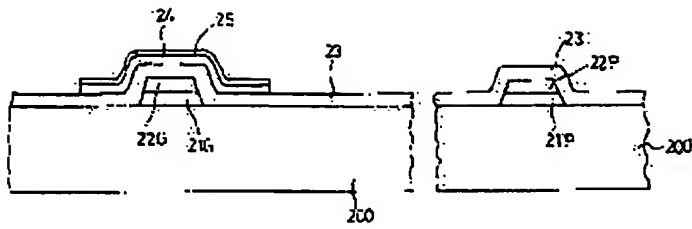
절연기판에 주사선, 게이트전극, 패드를 형성하는 공정과;

상기 주사선, 게이트전극과 패드를 덮는 제 1 절연막을 형성하는 공정과;

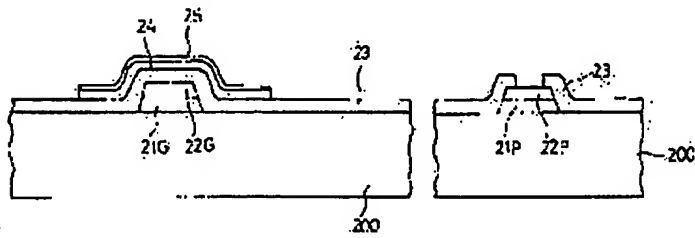
상기 제 1 절연막 상에 상기 게이트전극에 중첩하는 활성층/오믹콘택층을 형성하는 공정과,



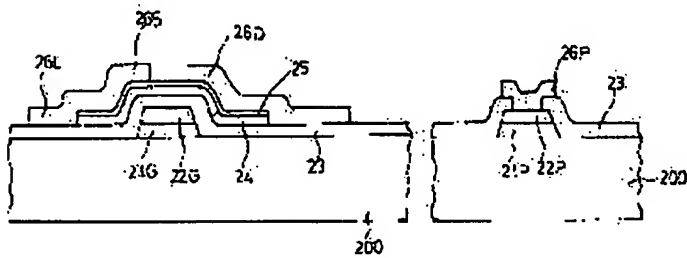
도 2b



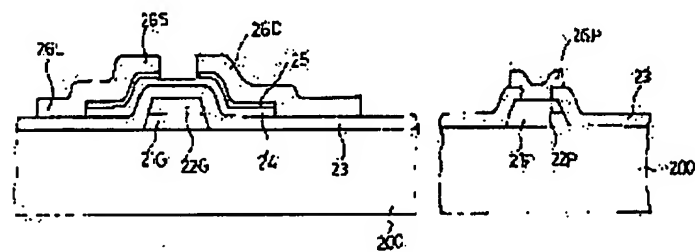
도 2c



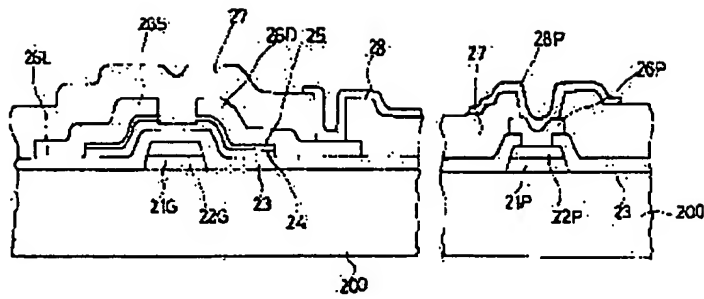
도 2d



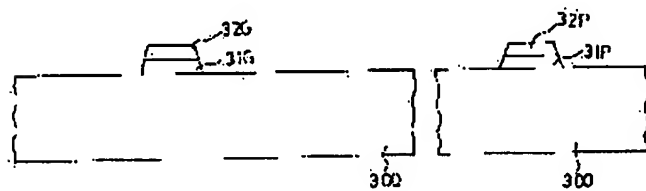
도 2e



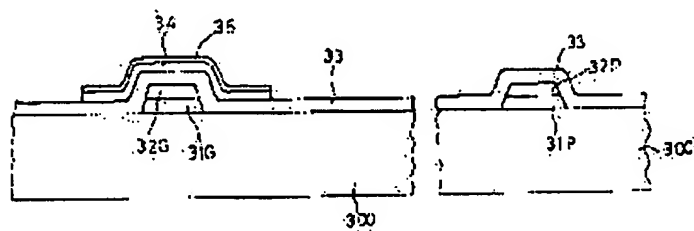
도 21



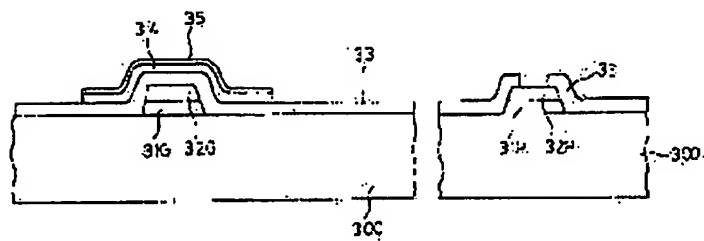
도 22a



도 22b

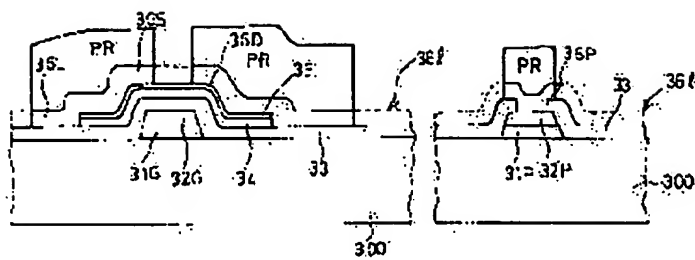


도 22c

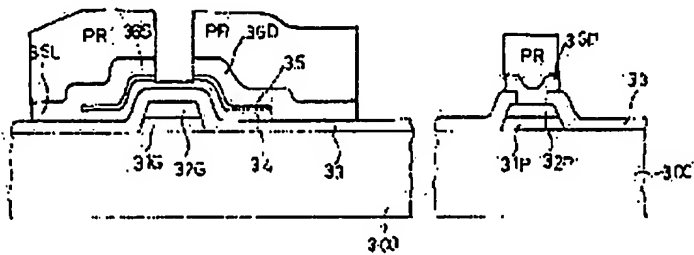




도B3d



도B3e



도B3f

